

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-068403

(43)Date of publication of application : 03.03.2000

(51)Int.CI.

H01L 23/12

(21)Application number : 10-232126

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 18.08.1998

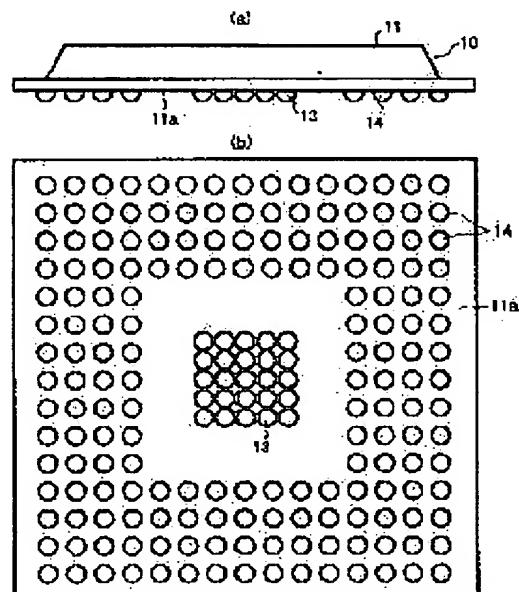
(72)Inventor : ANDO SEIJI

(54) SEMICONDUCTOR DEVICE AND SUBSTRATE BONDING STRUCTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device that can improve heat radiating efficiency more than in conventional cases by a method using solder bumps for heat radiation, as well as a substrate bonding structure of such a semiconductor device.

SOLUTION: This semiconductor device 10 has a package 11 which holds a semiconductor element (chip) inside, a large number of solder bumps 13 for heat radiation connected to the substrate bonding surface 11a of this package 11 and solder bumps 14 for bonding the substrate. The solder bumps 13 for heat radiation are formed with pitches shorter than those for solder bumps 14 for wiring bonding. Pitches for positioning solder bumps 13 for heat radiation are set, so that solder bridges are formed between neighboring solder bumps and all the solder bumps 13 for heat radiation from a junction layer in a single body.



LEGAL STATUS

[Date of request for examination] 17.05.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-68403

(P2000-68403A)

(43)公開日 平成12年3月3日(2000.3.3)

(51)Int.Cl.⁷

H 0 1 L 23/12

識別記号

F I

H 0 1 L 23/12

テマコード(参考)

J

L

審査請求 未請求 請求項の数16 O L (全 7 頁)

(21)出願番号 特願平10-232126

(22)出願日 平成10年8月18日(1998.8.18)

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 安藤 誠司

東京都港区虎ノ門1丁目7番12号沖電気工業株式会社内

(74)代理人 100106079

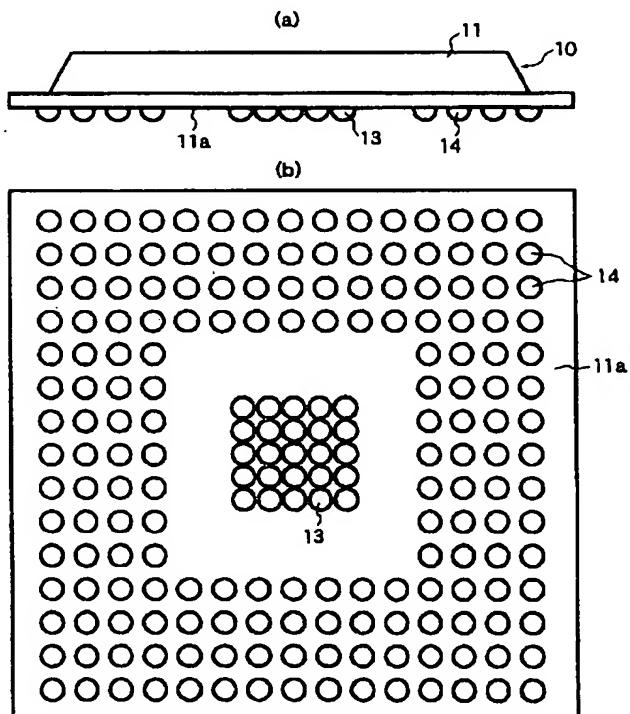
弁理士 小岩井 雅行 (外2名)

(54)【発明の名称】 半導体装置およびその基板接続構造

(57)【要約】

【課題】 放熱用半田バンプを用いる方式で放熱効率を従来より向上させることができる半導体装置を提供すること、そして、このような半導体装置の基板接続構造を提供することを課題(目的)とする。

【解決手段】 半導体装置10は、半導体素子(チップ)を内部に保持するパッケージ11と、このパッケージ11の基板接続面11aに接続された多数の放熱用半田バンプ13、および基板接続用半田バンプ14とを備えている。放熱用半田バンプ13は、配線接続用半田バンプ14より狭いピッチで形成されている。放熱用半田バンプ13の配置ピッチは、基板への接合のための熱処理の際に、隣接する半田バンプ間に半田ブリッジが形成され、全ての放熱用半田バンプ13が一体の接合層30を形成するように設定されている。



【特許請求の範囲】

【請求項 1】 半導体素子を保持するパッケージの基板接続面に、複数の配線接続用半田バンプと複数の放熱用半田バンプとが形成された半導体装置において、前記放熱用半田バンプは、前記基板接続面の一部の領域にまとめて配置され、基板への接合のための熱処理の際に、隣接する半田バンプ間に半田ブリッジが形成されて一体の接合層を形成するようなピッチで配置されていることを特徴とする半導体装置。

【請求項 2】 前記放熱用半田バンプは、前記接続面の中央領域に配置され、前記配線接続用半田バンプは、前記中央領域を囲む周囲領域に配置されていることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記パッケージの基板接続面側には、前記半導体素子からの熱を伝達する熱伝導率の高い放熱板が設けられ、前記放熱用半田バンプは、前記放熱板上に形成されていることを特徴とする請求項 1 又は 2 のいずれかに記載の半導体装置。

【請求項 4】 前記放熱板には、前記半導体素子に直接接触する中継部が形成されていることを特徴とする請求項 3 に記載の半導体装置。

【請求項 5】 前記中継部は、前記半導体素子の前記放熱板側の面にほぼ全面的に接するよう配置されていることを特徴とする請求項 4 に記載の半導体装置。

【請求項 6】 前記半導体素子は、前記パッケージの前記基板接続面側に露出して配置され、前記放熱用半田バンプは、前記半導体素子に直接形成されていることを特徴とする請求項 1 に記載の半導体装置。

【請求項 7】 前記半導体素子の前記基板接続面側の面には、複数の開口を有するソルダーレジスト層が形成され、前記放熱用半田バンプは、前記ソルダーレジスト層の開口にそれぞれ形成されていることを特徴とする請求項 6 に記載の半導体装置。

【請求項 8】 配線接続用パッド及び放熱用パッドを備える基板と、前記配線接続用パッドに接合される配線接続用半田バンプ及び前記放熱用パットに接合される放熱用半田バンプを備える半導体装置とを組み合わせて構成される半導体装置の基板接続構造において、前記放熱用半田バンプは、前記基板接続面の一部の領域にまとめて配置され、熱処理により前記基板へ接合された際に、隣接する半田バンプ間に半田ブリッジが形成されて一体の接合層を形成することを特徴とする半導体装置の基板接続構造。

【請求項 9】 前記放熱用パッドの有効面積の当該領域の全面積に対する比率が、前記配線接続用パッドの有効面積の当該領域の全面積に対する比率より高く設定されていることを特徴とする請求項 8 に記載の半導体装置の基板接続構造。

【請求項 10】 前記基板には、前記半導体装置が接合される側の面にソルダーレジスト層が形成され、該ソル

ダーレジスト層には、前記配線接続用及び放熱用の半田バンプを前記配線接続用及び放熱用のパッドに接続させるための開口が形成され、放熱用に形成された開口の径が、配線接続用に形成された開口の径より大きいことを特徴とする請求項 8 に記載の半導体装置の基板接続構造。

【請求項 11】 前記放熱用パッドは、前記放熱用半田バンプが接合される領域をカバーする連続した平面であることを特徴とする請求項 9 に記載の半導体装置の基板接続構造。

【請求項 12】 基板と、これに接合された半導体装置とを含み、これらの間に放熱用の熱伝導部が形成された半導体装置の基板接続構造において、前記熱伝導部は、当該熱伝導部の領域内を埋める一体の接合層であることを特徴とする半導体装置の基板接続構造。

【請求項 13】 半導体素子と、この半導体素子を封止する封止体と、前記封止体の表面に第 1 の間隔で互いに配置された複数の第 1 の突起電極と、前記第 1 の突起電極の周囲の領域に形成され、前記第 1 の間隔よりも広い第 2 の間隔で互いに配置された複数の第 2 の突起電極とを含むことを特徴とする半導体装置。

【請求項 14】 前記第 2 の突起電極は前記半導体素子と電気的に接続され、前記第 1 の突起電極は、前記半導体素子とは電気的に接続されないことを特徴とする請求項 13 に記載の半導体装置。

【請求項 15】 表面上に、密に配置された複数の第 1 の突起電極と、前記第 1 の突起電極より疎に配置された複数の第 2 の突起電極とを含むことを特徴とする半導体装置。

【請求項 16】 前記第 1 の突起電極は、前記半導体装置表面の略中央部に配置され、前記第 2 の突起電極は、前記第 1 の突起電極を取り巻く領域に配置されることを特徴とする請求項 15 に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、半導体素子を保持するパッケージの基板接続面に、複数の配線接続用半田バンプと複数の放熱用半田バンプとが形成された半導体装置、およびこの半導体装置と基板とを組み合わせて構成される半導体装置の基板接続構造に関する。

【0002】

【従来の技術】 図 10 (a), (b) は、半田バンプを備える従来の半導体装置を示し、(a) は側面図、(b) は底面図である。半導体装置 1 は、図示せぬ半導体素子(チップ)を内部に保持するパッケージ 2 と、このパッケージ 2 の基板接続面 2a に接続された多数の放熱用半田バンプ 3、および基板接続用半田バンプ 4 とを備えている。

【0003】 放熱用半田バンプ 3 は、基板接続面 2a の

中央領域に配置され、配線接続用半田バンプ4は、中央領域を囲む周囲領域に配置されている。なお、配線接続用半田バンプ4は、内蔵する半導体素子の電極に接続されて配置されており、半導体素子の回路を外部回路に接続する接点としての機能を有している。

【0004】半導体装置1は、基板上に搭載されて熱処理(リフロー)工程を経ることにより、図11に示すように基板5に接続される。基板5には、放熱用半田バンプ3に対応する位置に放熱用パッド6が設けられ、配線接続用バンプ4に対応する位置に配線接続用パッド7が設けられている。半導体装置1は、熱処理工程で各半田バンプを溶融させて各パッドに接合されることにより、基板5に固定される。

【0005】配線接続用半田バンプ4は、接続用端子としてそれぞれ独立して対応する配線接続用パッド7に接続される必要があり、そのため、熱処理により隣接するバンプ間で半田ブリッジが生じないように所定のピッチで配置されている。また、放熱用半田バンプ3も、図10に示すように配線接続用半田バンプ4と同一のピッチで形成されている。

【0006】上記の構成によれば、パッケージ内の半導体素子で発生した熱が、放熱用半田バンプ3により形成される熱伝導部を介して基板5側に伝達され、拡散、放熱される。

【0007】

【発明が解決しようとする課題】しかしながら、上述した従来の半導体装置1を用いた基板接続構造では、熱伝導部が配線接続用半田バンプと同じピッチで形成されるため、熱伝導部の断面積が比較的小さく、放熱効率が悪いという問題がある。

【0008】この発明は、上述した従来技術の問題点に鑑みてなされたものであり、放熱用半田バンプを用いる方式で放熱効率を従来より向上させることができる半導体装置を提供すること、そして、このような半導体装置の基板接続構造を提供することを課題(目的)とする。

【0009】

【課題を解決するための手段】この発明にかかる半導体装置は、上記の目的を達成させるため、半導体素子を保持するパッケージの基板接続面に、複数の配線接続用半田バンプと複数の放熱用半田バンプとが形成された構成において、放熱用半田バンプを、基板接続面の一部の領域にまとめて配置し、基板への接合のための熱処理の際に、隣接する半田バンプ間に半田ブリッジが形成されて一体の接合層を形成するようなピッチで配置したことを特徴とする。

【0010】上記の構成によれば、基板への接続時に放熱用半田バンプがブリッジを形成して一体の接合層を形成するため、従来のように個々の放熱用半田バンプが独立して基板に接合される場合と比較して、放熱に利用される熱伝導部の有効面積の比率が高くなり、放熱効率を

向上させることができる。

【0011】また、放熱用半田バンプを接続面の中央領域に配置し、配線接続用半田バンプは、中央領域を囲む周囲領域に配置することが望ましい。半導体素子は通常パッケージの中央に配置されるため、上記の配置により、半導体素子で発生した熱を一体の接合層を介して効率よく基板側に放熱することができる。

【0012】さらに、パッケージの基板接続面側に、半導体素子からの熱を伝達する熱伝導率の高い放熱板を設け、放熱用半田バンプをこの放熱板上に形成してもよい。この場合、放熱板に、半導体素子に直接接触する中継部を形成すれば、より放熱効率を向上させることができる。中継部は、半導体素子の放熱板側の面にほぼ全面的に接するよう配置された場合に、最大の放熱効率を得ることができる。

【0013】半導体素子が基板接続面側に露出したキャビティダウン構造の場合には、放熱用半田バンプを半導体素子に直接形成することができる。また、半導体素子の表面に複数の開口を有するソルダーレジスト層を形成し、これらの開口に放熱用半田バンプを形成するようすれば、半田バンプを容易に設計値通りの正確な位置に形成することができる。

【0014】一方、この発明にかかる半導体装置の基板接続構造は、配線接続用パッド及び放熱用パッドを備える基板と、配線接続用パッドに接合される配線接続用半田バンプ及び放熱用パットに接合される放熱用半田バンプを備える半導体装置との組み合わせにおいて、放熱用半田バンプを、基板接続面の一部の領域にまとめて配置し、熱処理により基板へ接合された際に、隣接する半田バンプ間に半田ブリッジが形成されて一体の接合層を形成するようにしたことを特徴とする。

【0015】この構造によれば、半導体装置と基板との間に放熱用の一体の接合層が形成されるため、従来のように個々の放熱用半田バンプが独立して基板に接合される場合と比較して、放熱に利用される有効面積の比率が高くなり、放熱効率を向上させることができる。

【0016】隣接する放熱用半田バンプどうしを接合し易くするためには、上記の構造において、放熱用パッドの有効面積の当該領域の全面積に対する比率を、配線接続用パッドの有効面積の当該領域の全面積に対する比率より高く設定することが望ましい。また、基板の半導体装置が接合される側の面にソルダーレジスト層を形成した場合には、このソルダーレジスト層に、配線接続用及び放熱用の半田バンプを配線接続用及び放熱用のパッドに接続させるための開口を形成し、放熱用に形成された開口の径が、配線接続用に形成された開口の径より大きくなるよう設計することが望ましい。なお、放熱用半田バンプが接合される領域をカバーする連続した平面を放熱用パッドとして形成することもできる。

【0017】

【発明の実施の形態】以下、この発明にかかる半導体装置の基板接続構造の実施形態を説明する。図1(a), (b)は、第1の実施形態にかかる半導体装置10を示し、(a)は側面図、(b)は底面図である。半導体装置10は、図示せぬ半導体素子(チップ)を内部に保持するパッケージ(封止体に相当)11と、このパッケージ11の基板接続面11aに接続された多数の放熱用半田バンプ(第1の突起電極に相当)13、および配線接続用半田バンプ(第2の突起電極に相当)14とを備えている。

【0018】放熱用半田バンプ13は、基板接続面11aの中央領域にまとめて配置され、配線接続用半田バンプ14は、中央領域を囲む周囲領域に配置されている。なお、配線接続用半田バンプ14は、内蔵する半導体素子の電極に接続されて配置されており、半導体素子の回路を外部回路に接続する接点としての機能を有している。

【0019】半導体装置10は、基板上に搭載されて熱処理(リフロー)工程を経ることにより、図2(a)に示すように基板20に接続される。基板20には、放熱用半田バンプ13に対応する位置に放熱用パッド21が設けられ、配線接続用バンプ14に対応する位置に配線接続用パッド22が設けられている。半導体装置10は、熱処理工程で各半田バンプを溶融させて各パッドに接合させることにより、基板20に固定される。

【0020】配線接続用半田バンプ14は、接続用端子としてそれぞれ独立して対応する配線接続用パッド22に接続される必要があり、そのため、熱処理により隣接するバンプ間で半田ブリッジが生じないように所定のピッチで配置されている。一方、放熱用半田バンプ13は、図1に示すように配線接続用半田バンプ14より狭いピッチで形成されている。放熱用半田バンプ13の配置ピッチは、基板20への接合のための熱処理の際に、隣接する半田バンプ間に半田ブリッジが形成され、全ての放熱用半田バンプ13が図2(a)に示すような一体の接合層30を形成するように設定されている。なお、第1の実施形態では、図2(b)に示されるように、放熱用の接合層30が互いに独立して形成された放熱用パッド21上に接続されている。具体的には、例えば各半田バンプの径が0.76mmである場合、放熱用半田バンプ13の配置ピッチは1.00mm、配線接続用半田バンプ14の配置ピッチは1.27mm程度に設定するとよい。

【0021】上記の構成によれば、実使用時に半導体装置1内の半導体素子で発生した熱は、接合層30を介して基板20側に伝達され、基板20で拡散して放熱される。このとき、半導体装置10から基板20側への熱伝導部が、一体の接合層30により構成されるため、従来のように個々の放熱用半田バンプが独立して基板に接合される場合と比較して、放熱に利用される有効面積の比率が高く、放熱効率を向上させることができる。

【0022】なお、隣接する放熱用半田バンプどうしを接合し易くするためには、上記の構造において、放熱用パッドの有効面積の当該領域の全面積に対する比率を、配線接続用パッドの有効面積の当該領域の全面積に対する比率より高く設定すればよい。例えば、図3に示すように基板20側にソルダーレジスト層40を形成して各パッドに対応する位置に開口41, 42を形成する場合、配線接続用パッド22に対応する開口42を図3(a)に示すように所定の径d1で形成し、放熱用パッド21に対応する開口41を図3(b)に示すようにより大きい径d2で形成する。

【0023】配線接続用パッド22用の開口42の径、すなわち有効面積比率は、前述のように熱処理により配線接続用半田バンプ14に半田ブリッジが形成されないように決定される。これに対して放熱用パッド21については、その有効面積比率を高くすることにより、積極的に半田ブリッジが形成されるようしている。このように開口41の径を比較的大きくすることにより、放熱用半田バンプ13の径も大きくすることができ、接合時に半田ブリッジが形成されやすくなる。

【0024】図4は、第2の実施形態にかかる半導体装置の基板接合構造を示し、(a)は接合状態での側面図、(b)は基板の平面図、(c)は(a)内の破線で囲まれた部分の拡大図である。この例では、半導体装置10側の構成は第1の実施形態と同一であり、基板20の放熱用半田バンプ(接合層30)が接合される領域に、この領域をカバーする連続した平面が放熱用パッド23として形成されている。

【0025】上記の構成によれば、接合時には溶融して一体とされた接合層30が、放熱用パッド23に全面的に接合される。したがって、接合層30と基板20との間の熱伝導効率を第1の実施形態より高くすることができ、パッケージ内の半導体素子で発生した熱をより効率よく基板20側に伝達させて発散させることができる。

【0026】図5は、第3の実施形態にかかる半導体装置50を示す断面図である。この例では、パッケージ51の基板接続面51a側に、半導体素子52からの熱を伝達する熱伝導率の高い放熱板53が設けられ、放熱用半田バンプ54をこの放熱板53上に形成している。なお、配線接続用半田バンプ55は、第1の実施形態と同様、周囲領域に形成されている。ワイヤ56は、半導体素子52の電極と、配線接続用バンプ14が設けられるパッケージ51側の電極との間を電気的に接続している。また、放熱用判断バンプ54のピッチが配線接続用半田バンプのピッチより狭い点も第1の実施形態と同様である。

【0027】第3の実施形態によれば、半導体素子51で発生した熱は放熱板53を介して効率よく放熱用半田バンプ54に伝達される。したがって、半導体装置50を熱処理工程を経て基板に接続し、一体の接合層を形成

することにより、第1の実施形態よりも高い放熱効率を得ることができる。

【0028】図6は、図5に示した第3の実施形態の変形例を示した断面図である。この例では、第3の実施形態の構成に加え、放熱板53に半導体素子51に直接接觸する中継部として凸部53aが複数形成されている。この構成によれば、半導体素子51で発生した熱は凸部53aを介して、図5の例より効率よく放熱板53に伝導する。したがって、基板に接続して接合層を形成することにより、第3の実施形態より高い放熱効率を得ることができる。

【0029】図7は、図5に示した第3の実施形態の他の変形例を示す断面図である。この例では、第3の実施形態の構成に加え、放熱板53に半導体素子51に直接全面的に接觸する中継部として平面部53bが形成されている。この構成によれば、図6の例よりさらに放熱板53への熱伝導率を高めることができる。したがって、基板に接続して接合層を形成することにより、図6の構成より高い放熱効率を得ることができる。

【0030】なお、図7の例のように半導体素子51と放熱板53との間に平面部53bを形成せずに、半導体素子51を直接放熱板53上に直接、またはダイスボンド材を介して接合することもできる。この場合、ダイパッドを放熱板53に兼用することもできる。

【0031】図8は、この発明の第4の実施形態にかかる半導体装置60を示す断面図である。この例では、半導体素子61がパッケージ62の基板接続面62a側に露出したキャビティダウ構造の半導体装置60を対象としている。放熱用半田バンプ63は、半導体素子61上に直接形成されている。なお、配線接続用半田バンプ64は、第1の実施形態と同様、周囲領域に形成されている。また、放熱用判断バンプ63のピッチが配線接続用半田バンプ64のピッチより狭い点も第1の実施形態と同様である。

【0032】第4の実施形態によれば、半導体素子61で発生した熱は直接放熱用半田バンプ63に伝達されるため、半導体装置60を熟処理工程を経て基板に接続し、一体の接合層を形成することにより、第1の実施形態よりも高い放熱効率を得ることができる。

【0033】図9は、図8に示した第4の実施形態の変形例を示す側面図であり、半導体素子61が配置された部分を拡大して示している。この例では、半導体素子61の表面を含むパッケージ62の基板接続面62aに、複数の開口を有するソルダーレジスト層65が形成されている。ソルダーレジスト層65の中央領域には、放熱用半田バンプ63を形成するための開口66が複数形成されている。

【0034】図9のようにソルダーレジスト層65を設けることにより、放熱用半田バンプ63を形成する際に、放熱用半田バンプ63を容易に設計値通りの正確な

位置に形成することができる。放熱用半田バンプ63は、基板への接合時に半田ブリッジを形成するよう狭いピッチで形成されるため、半導体装置への搭載時にその形成位置がずれると、隣接する半田バンプが互いに結合する可能性がある。そして、基板への接合前に半田バンプが結合すると、結合した部分は単独の半田バンプより高さが低くなり、基板への接続時に基板に接触しない可能性がある。上述のようにソルダーレジスト層65に形成された開口66を基準に放熱用半田バンプを形成すれば、位置ずれによる半田バンプの不用意な結合を防ぎ、半田バンプの高さを揃えて基板へ接合を確実にすることができます。

【0035】

【発明の効果】以上説明したように、本発明によれば、基板への接続時に放熱用半田バンプがブリッジを形成して一体の接合層を形成するため、従来のように個々の放熱用半田バンプが独立して基板に接合される場合と比較して、放熱に利用される有効面積の比率が高くなり、放熱効率を向上させることができる。

【図面の簡単な説明】

【図1】 第1の実施形態にかかる半導体装置を示し、(a)は側面図、(b)は底面図。

【図2】 図1の半導体装置の基板への接続構造を示し、(a)は側面図、(b)は(a)内の破線で囲まれた部分の拡大図。

【図3】 第1の実施形態の基板にソルダーレジスト層を設けた構造を示し、(a)は配線接続用パッドを示す断面図、(b)は放熱用パッドを示す断面図。

【図4】 第2の実施形態にかかる半導体装置の基板接合構造を示し、(a)は接合状態での側面図、(b)は基板の平面図、(c)は(a)内の破線で囲まれた部分の拡大図。

【図5】 第3の実施形態にかかる半導体装置を示す断面図。

【図6】 図5に示した第3の実施形態の変形例を示す断面図。

【図7】 図5に示した第3の実施形態の他の変形例を示す断面図。

【図8】 第4の実施形態にかかる半導体装置を示す断面図。

【図9】 図8に示した第4の実施形態の変形例を示す側面図。

【図10】 半田バンプを備える従来の半導体装置を示し、(a)は側面図、(b)は底面図。

【図11】 図10の半導体装置の基板への接続構造を示す側面図。

【符号の説明】

10 半導体装置

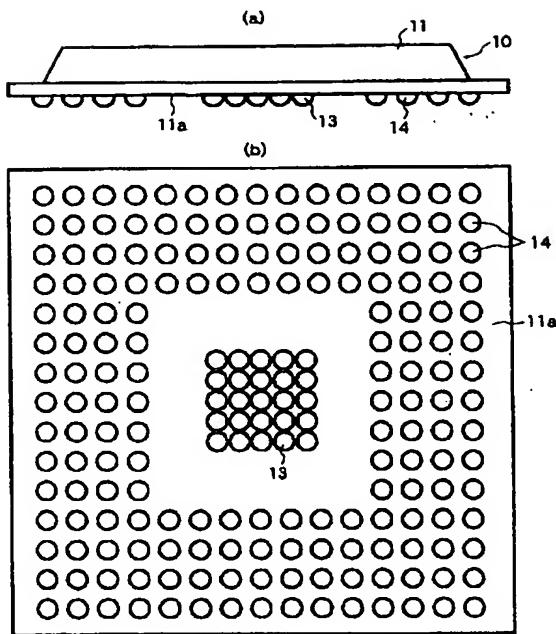
11 パッケージ

13 放熱用半田バンプ

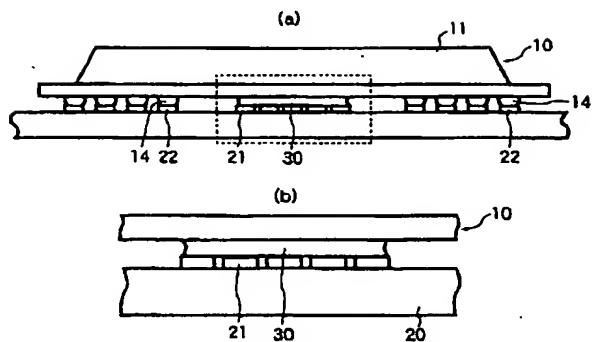
1 4 配線接続用半田バンプ
2 0 基板
2 1 放熱用パッド

2 2 配線接続用パット
3 0 接合層

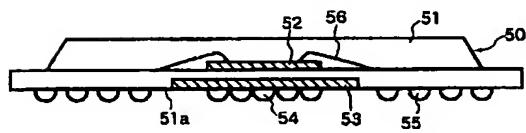
【図1】



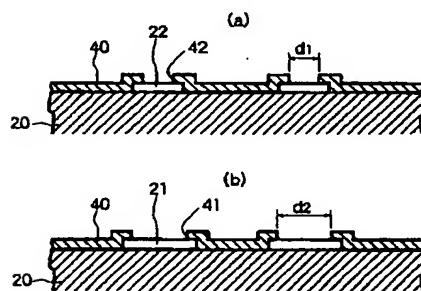
【図2】



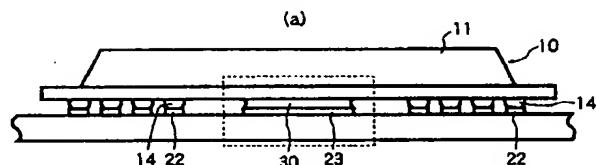
【図5】



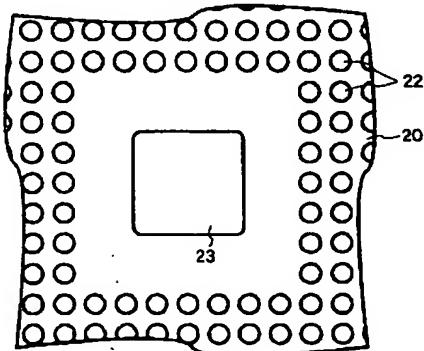
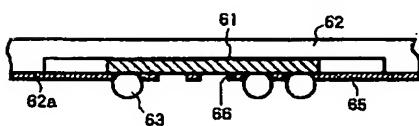
【図3】



【図4】



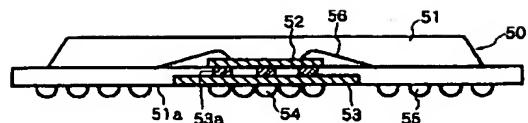
【図9】



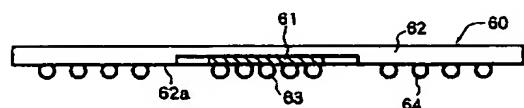
(c)



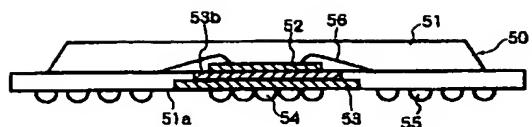
【図 6】



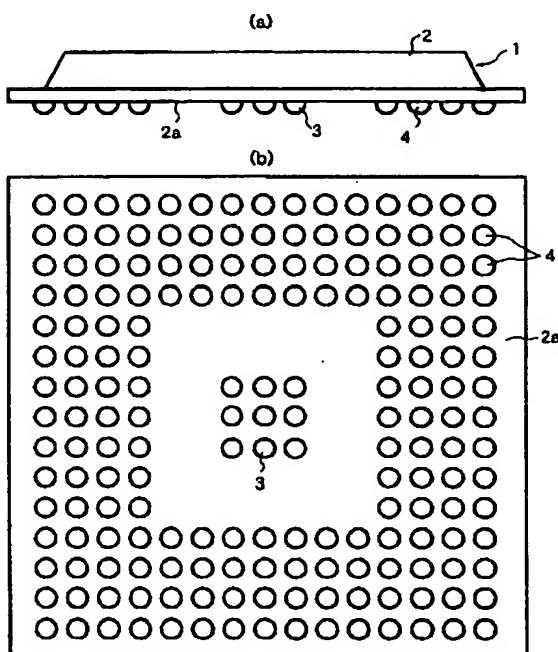
【図 8】



【図 7】



【図 10】



【図 11】

